

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
 - **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
 - **FADED TEXT**
 - **ILLEGIBLE TEXT**
 - **SKEWED/SLANTED IMAGES**
 - **COLORED PHOTOS**
 - **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
-
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

SUMMARY OF FR-A-2 785 747
(prior art document cited in the French preliminary search report of FR 00 13955)

This French patent application, published on May 12, 2000, relates to a parallel architecture digital filter and to a spread spectrum signal receiver using such a filter.

The filter comprises p shift registers with means for obtaining a weighted sum of the samples stored in the registers.

In an embodiment wherein $p = 2$, the filter comprises a first route with means for memorizing the even-indexed samples and a second route with means for memorizing the odd-indexed samples, each route further comprising means for calculating weighted even and odd sums, respectively.

This document does not disclose the feature of applying a weighting operation to the difference between two consecutive even-indexed samples and is therefore not relevant with respect to the claimed subject-matter of the invention.

Besides, this document is cited in "A" category in the French preliminary search report, which means that it was considered as merely forming part of the technological background by the Examiner in charge of the prior art search.

THIS PAGE BLANK (USPTO)

①⑨ RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①① N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 785 747

②① N° d'enregistrement national :

98 14071

⑤① Int Cl⁷ : H 04 B 1/69, H 04 L 27/148

⑫

DEMANDE DE BREVET D'INVENTION

A1

②② Date de dépôt : 09.11.98.

③③ Priorité :

④③ Date de mise à la disposition du public de la
demande : 12.05.00 Bulletin 00/19.

⑤⑥ Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

⑥③ Références à d'autres documents nationaux
apparentés :

⑦① Demandeur(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE Etablissement de caractère scientifique techni-
que et industriel — FR.

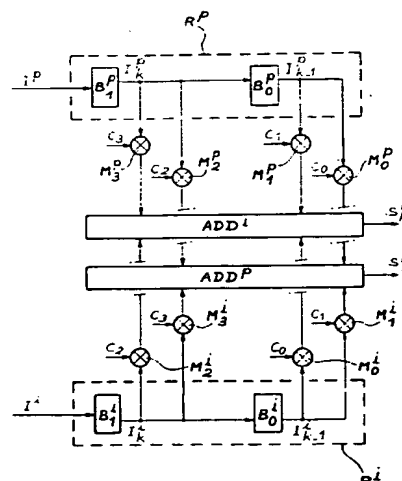
⑦② Inventeur(s) : LEVEQUE SEBASTIEN, DANIELE
NORBERT, LATTARD DIDIER et PIAGET BERNARD.

⑦③ Titulaire(s) :

⑦④ Mandataire(s) : BREVATOME.

⑤④ **FILTRE NUMERIQUE A ARCHITECTURE PARALLELE ET RECEPTEUR DE SIGNAUX A ETALEMENT DE SPECTRE UTILISANT UN TEL FILTRE.**

⑤⑦ Filtre numérique à architecture parallèle et récepteur de signaux à étalement de spectre utilisant un tel filtre.
Le filtre comprend p registres à décalage (R^P , R^i) avec des moyens pour effectuer une somme pondérée des échantillons stockés dans les registres. On obtient ainsi p sommes pondérées (S_k^P , S_k^i) qu'on peut recombinaison. Le nombre p peut être égal à 2.
Application dans les transmissions numériques à étalement de spectre.



FR 2 785 747 - A1



FILTRE NUMERIQUE A ARCHITECTURE PARALLELE
ET RECEPTEUR DE SIGNAUX A ETALEMENT DE SPECTRE
UTILISANT UN TEL FILTRE

5

DESCRIPTION

Domaine technique

La présente invention a pour objet un filtre numérique à architecture parallèle et un récepteur de signaux à étalement de spectre utilisant un tel filtre.

Le filtre de l'invention peut être utilisé dans toute technique où le débit d'information est élevé, mais il est particulièrement adapté aux transmissions numériques à étalement de spectre par séquence directe où il peut servir de filtre adapté. L'invention trouve donc une application particulière dans les réseaux locaux sans fil (WLAN), dans les boucles locales d'abonnés sans fil (WLL), en téléphonie mobile, en domotique et télécollecte, en communication dans les transports, en télévision câblée et en service multimédia sur les réseaux câblés, etc...

Etat de la technique antérieure

La technique d'étalement de spectre consiste à moduler un symbole numérique à transmettre par une séquence pseudo-aléatoire connue de l'utilisateur. Chaque séquence est composée de N éléments appelés "chips", dont la durée est le $N^{\text{ième}}$ de la durée d'un symbole. Il en résulte un signal dont le spectre s'étale sur une plage N fois plus large que celle du signal original. A la réception, la démodulation consiste à corrélérer le signal reçu avec la séquence

utilisée à l'émission pour retrouver le symbole de départ.

Les avantages de cette technique sont nombreux :

- 5 • discrétion, puisque la puissance du signal émis étant constante et répartie dans une bande N fois plus large, sa densité spectrale de puissance est réduite d'un facteur N ;
- 10 • immunité vis-à-vis des émissions à bande étroite volontaires ou parasites, l'opération de corrélation réalisée au niveau du récepteur conduisant à l'étalement spectral de ces émissions ;
- 15 • difficulté d'interception (pour les rapports signal à bruits usuels), puisque la démodulation requiert la connaissance de la séquence utilisée à l'émission ;
- 20 • résistance aux trajets multiples qui, sous certaines conditions, provoquent des évanouissements sélectifs en fréquence et donc n'affectent que partiellement le signal émis ;
- 25 • possibilité d'un accès multiple à répartition par les codes (AMRC) ou CDMA en anglais pour "Code Division Multiple Access" : plusieurs liaisons à étalement de spectre par séquence directe peuvent partager la même bande de fréquence en utilisant des codes d'étalement orthogonaux.

30 On peut trouver une description de cette technique dans deux ouvrages généraux :

- Andrew J. VITERBI : "CDMA-Principles of Spread Spectrum Communication", Addison-Wesley Wireless Communications Series, 1975,

- John G. PROAKIS : "Digital Communications", McGraw-Hill International Editions, 3ème édition, 1995.

5 La figure 1 annexée illustre la structure générale
d'un récepteur de signaux à étalement de spectre par
séquence directe. A titre d'exemple, on suppose que la
modulation effectuée à l'émission est une modulation
différentielle de phase. Le récepteur de la figure 1
10 comporte deux voies en parallèle, repérées par des
indices I et Q, pour le traitement d'un signal en phase
avec la porteuse et d'un signal en quadrature de phase
avec celle-ci. Le récepteur comprend ainsi deux entrées
E(I), E(Q), deux convertisseurs analogique-numérique
15 CAN(I), CAN(Q), deux filtres adaptés F(I), F(Q) délivrant
deux signaux S(I), S(Q), un circuit DD de démodulation
différentielle délivrant deux signaux
traditionnellement notés "DOT" et "CROSS" (qui sont des
sommes ou des différences de produits d'échantillons),
20 un circuit $\ln f/H$, restituant un signal d'information Sinf
et un signal d'horloge SH, et enfin un circuit de
décision D dont la sortie S restitue les données d.

Chaque filtre adapté F(I), F(Q) réalise une opération
de corrélation entre le signal reçu et la séquence
pseudo-aléatoire utilisée à l'émission. Cette opération
25 consiste à mémoriser un certain nombre d'échantillons
successifs et à effectuer une somme pondérée à l'aide
de coefficients de pondération qui sont les
coefficients du filtre numérique. Dans le cas
30 particulier de l'étalement de spectre à séquence
directe, utilisant des séquences binaires, ces

coefficients sont égaux à +1 et à -1, selon le signe des chips formant la séquence pseudo-aléatoire.

Les convertisseurs analogique-numérique CAN(I) et CAN(Q) fonctionnent à la fréquence $F_i = n_c F_c$ où F_c est la fréquence des chips ($F_c = 1/T_c$), n_c est le nombre d'échantillons pris dans une période chip (T_c) et N le nombre de chips dans chaque séquence. Le nombre d'échantillons mémorisés est égal à $n_c N$. Pour simplifier l'exposé on supposera que l'on prend un échantillon par chip. Le nombre d'échantillons pris en compte et de coefficients est donc égal à N .

L'opération de corrélation consiste à multiplier les échantillons retenus, notés $I_{k,j}$, où k est un indice temporel et j un décalage par rapport à cet indice, avec autant de coefficients notés $C_{N-1,j}$ et à faire la somme de ces produits soit :

$$C_{N-1}I_k + C_{N-2}I_{k-1} + \dots + C_0I_{k-(N-1)}$$

que l'on peut écrire :

$$S_k = \sum_{j=0}^{N-1} C_{N-1-j} I_{k-j}.$$

Cette somme pondérée est obtenue à chaque période d'échantillonnage et dépend donc de l'indice k . Le signal S_k représente le signal de corrélation recherché. En général, il présente un pic très marqué lorsque tous les échantillons pris en compte correspondent aux chips de la séquence pseudo-aléatoire utilisée à l'émission.

La figure 2 montre un circuit, appelé filtre adapté, apte à produire le signal S_k . L'exemple illustré correspond au cas simple où $N=4$. Tel que représenté ce circuit comprend une entrée E reliée à un convertisseur

analogique-numérique CAN, un registre à décalage formé de quatre bascules B_0, B_1, B_2, B_3 , quatre multiplieurs M_0, M_1, M_2, M_3 recevant, d'une part, les quatre échantillons $I_k, I_{k-1}, I_{k-2}, I_{k-3}$, mémorisés dans les bascules et les quatre coefficients C_3, C_2, C_1, C_0 que l'on connaît par hypothèse. Ce filtre comprend en outre un additionneur ADD qui forme la somme des produits partiels délivrés par les multiplieurs. La sortie générale S délivre le signal désiré S_k .

Si l'on prend n_c échantillons au lieu d'un seul par période chip, les considérations précédentes restent valables, si ce n'est que le nombre total d'échantillons à prendre en compte devient $n_c N$ au lieu de N . Le nombre de coefficients doit, lui aussi, être égal à $n_c N$, mais avec n_c répétitions pour les échantillons situés dans une même période chip (T_c). Par exemple, pour une séquence pseudo-aléatoire de 31 chips, et pour deux échantillons par chip, on aura $2 \times 31 = 62$ échantillons à prendre en compte avec 62 coefficients formés de 31 paires de coefficients égaux : $C_{61} = C_{60}, C_{59} = C_{58}, \dots, C_1 = C_0$. Mais l'on formera toujours une somme pondérée, en l'occurrence :

$$S_k = C_{61} I_k + C_{60} I_{k-1} + \dots + C_1 I_{k-60} + C_0 I_{k-61}$$

Le schéma de la figure 3 illustre les instants d'échantillonnage dans le cas de deux échantillons par période chip. Ces instants sont marqués par des croix réparties sur un axe temporel. Ils sont séparés par une période de travail T_i égale à $1/n_c F_c$. La période T_b est égale à N fois T_c et représente la durée d'un bit de données (dans le cas illustré $N=4$). Plusieurs bits

peuvent constituer un symbole, selon les modulations choisies.

Dans une telle technique, la vitesse de traitement
5 est directement liée au produit $D \times N \times n$, où D est le débit en données transmises. Cette quantité est une fréquence, appelée fréquence de fonctionnement (ou fréquence de travail). Plus la longueur N de la
10 séquence pseudo-aléatoire est grande, meilleurs sont le gain de traitement, la résistance aux perturbateurs, la discrétion de la liaison et la robustesse de cette dernière face à une éventuelle interception. Pour tirer
parti au mieux de ces avantages, la modulation à étalement de spectre par séquence directe doit utiliser
15 des longueurs de séquences de quelques dizaines de chips au minimum.

De plus, le comportement d'un système à étalement de spectre par séquence directe, dans un environnement multi-trajets, dépend de sa résolution temporelle,
20 laquelle est égale, au mieux, à la durée T_c d'un chip. Plus la résolution temporelle est élevée plus T_c est petite, plus il sera possible de séparer des trajets de propagation et ainsi d'augmenter l'ordre de diversité. Il est donc intéressant de disposer d'une fréquence
25 chip élevée.

La tendance actuelle étant, en outre, d'augmenter le débit des données, on comprend que la fréquence de fonctionnement des moyens de traitement va toujours croissant. Mais cette croissance trouve sa limite dans
30 la technologie des composants employés. Dans l'état actuel de la technique, on doit donc adopter certains compromis entre les performances souhaitées (grande vitesse de traitement) et les possibilités des

circuits. Ces compromis varient selon les constructeurs :

- 5 • chez HARRIS, le composant HFA3824, fonctionne aux environs de 44 MHz avec des séquences de 11 à 16 chips et avec deux échantillons par chip. Ainsi, HARRIS obtient jusqu'à 4 Mbits/s avec une séquence de 11 chips et une modulation QPSK ("Quaternary Phase Shift Keying" utilisant 2 bits par symbole). Le nouveau composant HFA3860
10 permet d'atteindre 11 Mbits/s par le biais d'une modulation plus complexe (8 bits par symbole) et des séquences de longueur 8 seulement (sa fréquence de travail reste de 44 MHz).
- 15 • chez STANFORD TELECOM, le composant STEL2000A travaille sensiblement à la même vitesse (45 MHz). Il permet des liaisons jusqu'à 2 Mbits/s avec des séquences de 11 chips et deux échantillons par chip.
- 20 • chez SIRIUS COMMUNICATION, le composant SC2001 fonctionne à 47 MHz et traite jusqu'à huit échantillons par chip et utilise des séquences de 1 à 1023 chips de long. Le débit binaire maximum atteint avec une séquence de longueur
25 minimale est de 11,75 Mbits/s.
- 30 • Le présent Demandeur a développé lui-même un circuit de traitement travaillant à une vitesse de 65 MHz. Il traite jusqu'à 16 échantillons par chip pour des séquences de longueur minimale et autorise l'utilisation de séquences de 4 à 64 chips de long. Le débit binaire

maximum atteint 32,5 Mbits/s pour des séquences de longueur 4, avec un échantillon par chip.

Cet exposé de l'état de la technique montre que, pour atteindre des débits binaires supérieurs à 10 Mbits/s, l'homme de l'art propose deux solutions : soit d'utiliser une modulation plus complexe, qui augmente le nombre de bits par symbole, tout en traitant des longueurs de séquences relativement courtes (solution HARRIS avec des séquences de longueur 8), soit réduire la longueur de la séquence pour avoir un débit compatible avec la fréquence maximum de travail imposée par la technologie (65 MHz pour le présent Demandeur).

La présente invention permet d'aller au-delà de ces compromis grâce à l'utilisation d'une structure nouvelle pour le filtre numérique. Elle permet ainsi d'exploiter au mieux les avantages de l'étalement de spectre grâce à l'utilisation de séquences pseudo-aléatoires longues, tout en autorisant des débits élevés.

Exposé de l'invention

Selon l'invention, on utilise un filtre numérique dont la propriété générale est d'être à architecture parallèle. Il y a là une rupture avec l'état de la technique dans la mesure où les filtres numériques sont, par essence, des structures séquentielles traitant des suites d'échantillons. A priori, une architecture parallèle semblait donc inappropriée. Mais le demandeur est parvenu à définir les moyens à mettre en oeuvre pour construire un filtre présentant une telle architecture.

Ce filtre comprend p voies travaillant à une fréquence réduite d'un facteur p par rapport à la fréquence de l'ensemble. Autrement dit, à technologie donnée, à fréquence de fonctionnement donnée et à
5 longueur de séquence fixée, le débit des données traitées par l'ensemble du filtre de l'invention est multipliée par p .

De façon précise, la présente invention a pour objet un filtre numérique comprenant des moyens pour
10 calculer une somme de M échantillons pondérés par M coefficients, ce filtre étant caractérisé en ce qu'il présente une architecture parallèle avec p voies en parallèle (p entier au moins égal à 2), chaque voie comprenant des moyens de mémorisation de 1 échantillon
15 sur p et des moyens aptes à calculer une somme pondérée des M échantillons mémorisés dans les p voies, pondérés par M coefficients appropriés, chaque voie délivrant ainsi une somme pondérée.

Dans une variante avantageuse, le filtre comprend
20 en outre une entrée recevant les échantillons et des moyens pour adresser 1 échantillon sur p à chaque voie.

Dans une autre variante avantageuse, le filtre comprend des moyens pour prélever alternativement, à chaque période d'échantillonnage, les sommes pondérées
25 délivrées respectivement par lesdites voies.

Dans un mode de réalisation, le nombre p de voies est égal à 2. Le filtre comprend alors une première voie avec des premiers moyens de mémorisation des échantillons de rang pair et une deuxième voie avec des
30 seconds moyens de mémorisation des échantillons de rang impair, chaque voie comprenant en outre respectivement des premiers et des seconds moyens pour calculer

respectivement des sommes pondérées respectivement paire et impaire.

La présente invention a également pour objet un récepteur de signaux à étalement de spectre par
5 séquence directe comprenant :

- au moins un convertisseur analogique-numérique recevant un signal à étalement de spectre et délivrant des échantillons numériques de ce signal,
- 10 - au moins un filtre numérique ayant des coefficients adaptés à la séquence d'étalement de spectre, ce filtre recevant les échantillons délivrés par le convertisseur numérique-analogique et délivrant un signal filtré,
- 15 - des moyens de traitement du signal filtré aptes à restituer des données transmises,

ce récepteur étant caractérisé en ce que le filtre numérique un filtre à architecture parallèle.

20 Brève description des dessins

- la figure 1, déjà décrite, montre un récepteur connu pour signaux à étalement de spectre ;
- la figure 2, déjà décrite, montre un filtre numérique connu ;
- 25 - la figure 3, déjà décrite, est un diagramme temporel montrant les instants d'échantillonnage dans un filtre connu ;
- les figures 4A, 4B, 4C illustrent un filtre numérique simplifié à architecture parallèle selon l'invention ;
- 30 - la figure 5 illustre des moyens pour séparer les échantillons pairs et impairs ;

- la figure 6 est un diagramme temporel montrant les instants d'échantillonnage et illustrant la réduction de fréquence de travail liée à l'architecture parallèle ;
- 5 - la figure 7 montre des moyens de sortie du filtre destinés à composer un signal filtré unique ;
- la figure 8 illustre la chronologie des signaux de sortie et leur entrelacement pour former le signal filtré unique ;
- 10 - la figure 9 illustre un mode particulier de réalisation du filtre à l'aide de bascules à sorties complémentaires et de multiplexeurs ;
- la figure 10 montre, schématiquement, un récepteur à deux voies (I,Q) utilisant un filtre à architecture parallèle selon l'invention dans chaque voie ;
- 15 - la figure 11 montre les deux paires de signaux délivrés par les filtres des deux voies.

20

Description détaillée de modes particuliers de réalisation

Dans toute la description qui suit, on supposera que le nombre p de voies est égal à 2. Mais il va de soi que l'invention n'est pas limitée à ce cas. On passe immédiatement à $p > 2$ en ajoutant des voies similaires à celles qui vont être décrites.

Pour illustrer le principe de l'architecture parallèle selon l'invention, on considérera encore le cas très simple de séquences pseudo-aléatoires comprenant quatre chips avec un seul échantillon par chip, comme pour l'exposé de l'état de la technique. Il

30

va sans dire que, dans la pratique, la séquence comprendra beaucoup plus de chips et que plusieurs échantillons pourront être pris dans une période chip.

5 Les figures 4A et 4B représentent deux circuits fictifs correspondants à des situations paire et impaire et la figure 4C le circuit réel obtenu par fusion de ces deux circuits fictifs. Sur toutes ces figures, les premiers moyens de mémorisation
10 comprennent un premier registre R^p à deux bascules B_0^p, B_1^p aptes à mémoriser deux échantillons pairs, respectivement I_{k-1}^p, I_k^p et les seconds moyens de mémorisation comprennent un second registre R^i à deux bascules B_0^i, B_1^i aptes à mémoriser deux échantillons
15 impairs, respectivement I_{k-1}^i, I_k^i . Ces deux registres sont alimentés par des échantillons respectivement pairs I^p et impairs I^i obtenus par des moyens qui seront décrits ultérieurement en liaison avec la figure 5. Le filtre représenté comprend également des multiplieurs pairs
20 $M_0^p, M_1^p, M_2^p, M_3^p$ et des multiplieurs impairs $M_0^i, M_1^i, M_2^i, M_3^i$ et deux additionneurs pair et impair ADD^p, ADD^i .

Lorsque, dans les quatre échantillons pris en compte, l'échantillon le plus ancien est impair (à savoir I_{k-1}^i) le filtre doit être apte à former la somme
25 pondérée S_k^i suivante :

$$S_k^i = C_3 I_k^p + C_2 I_k^i + C_1 I_{k-1}^p + C_0 I_{k-1}^i \quad (1)$$

soit :

$$S_k^i = \sum_{j=0}^1 [C_{3-2j} I_{k-j}^p + C_{2-2j} I_{k-j-1}^i] \quad (2)$$

A l'instant d'échantillonnage suivant, l'échantillon le plus ancien devient pair et la somme pondérée à calculer devient S_k^p :

$$S_k^p = C_3 I_k^i + C_2 I_k^p + C_1 I_{k-1}^i + C_0 I_{k-1}^p \quad (3)$$

5 soit :

$$S_k^p = \sum_{j=0}^1 [C_{3-2j} I_{k-j}^i + C_{2-2j} I_{k-j}^p] \quad (4)$$

Il faut donc que les registres, pair et impair, soient combinés à deux jeux différents de multiplieurs et d'additionneurs pour que les sommes pondérées S_k^i et
 10 S_k^p puissent être calculées alternativement. La figure 4A montre les moyens aptes à calculer la première somme pondérée S_k^i . Les échantillons pairs sont pondérés par les coefficients C_3 et C_1 tandis que les échantillons impairs sont pondérés par les coefficients C_2 et C_0 . Sur
 15 la figure 4B, les échantillons pairs sont multipliés, cette fois, par les coefficients C_2 et C_0 tandis que les échantillons impairs sont multipliés par C_3 et C_1 et l'on obtient la seconde somme pondérée S_k^p .

Le filtre complet doit donc se présenter comme
 20 illustré sur la figure 4C, avec quatre multiplieurs pairs $M_3^p, M_2^p, M_1^p, M_0^p$ reliés au registre pair R^p et quatre multiplieurs impairs $M_3^i, M_2^i, M_1^i, M_0^i$ reliés au registre impair R^i . Deux additionneurs ADD^i, ADD^p reliés chacun à quatre multiplieurs alternativement pairs et impairs
 25 complètent le registre. Ces deux additionneurs délivrent les signaux de corrélation S_k^i et S_k^p .

Pour former les deux flux d'échantillons pairs et impairs alimentant respectivement les registres pair et

impair, on peut utiliser les moyens représentés sur la figure 5. Il s'agit de deux convertisseurs analogique-numérique, respectivement pair CAN^p et impair CAN^i , recevant un même signal I . Ces convertisseurs sont
5 commandés par deux signaux issus d'une horloge H travaillant à la fréquence de travail F , égale à $n_c F_c/2$, l'un étant décalé par rapport à l'autre d'une demi-période, soit $\tau = T/2 = 1/n_c F_c$.

Le diagramme de la figure 6 montre les instants
10 d'échantillonnage t_p^i et t_i^i pour le convertisseur pair CAN^p et pour le convertisseur impair CAN^i . Deux séries d'échantillons sont ainsi obtenues, avec des échantillons espacés de la période de travail $T_i = 2/n_c F_c$, ces deux séries étant décalées l'une de l'autre, de la
15 quantité $T_i/2$. Globalement, on a donc toujours un échantillonnage à la fréquence $n_c F_c$, mais au niveau des composants utilisés dans chaque voie, on travaille à la fréquence moitié. La comparaison avec la figure 3 déjà décrite fait immédiatement apparaître que le recours à
20 l'architecture parallèle divise par 2 la fréquence de travail des composants.

La comparaison entre la figure 4C et la figure 2 montre également que le filtre de l'invention possède le même nombre de bascules qu'un filtre de l'art
25 antérieur, mais deux fois plus de multiplieurs et deux additionneurs au lieu d'un seul. Cette augmentation du nombre de composants est largement compensée par l'augmentation du débit de données, autrement dit de la diminution de la fréquence de travail (facteur 2).

30

Reste, éventuellement, à combiner les deux signaux obtenus en sortie des additionneurs ADD^i et ADD^p . La

figure 7 montre qu'il suffit pour cela d'un duplexeur DPX prenant alternativement l'une des sommes S_k^i puis l'autre S_k^p pour obtenir un signal filtré unique S_k .

Le diagramme de la figure 8 montre la chronologie des premières sommes pondérées S_k^i et secondes sommes pondérées S_k^p et la somme combinée S_k . A chaque demi-période $T_i/2 = 1/n_c F_c$, on obtient la valeur de la somme pondérée comme pour un filtre séquentiel qui travaillerait à la fréquence $n_c F_c$.

10

Naturellement, le cas $N=4$ et $n_c=1$ n'est guère réaliste et ne sert qu'à exposer l'invention. Dans la pratique, chaque registre possédera $N \times n_c / 2$ bascules et il existera $2 \times N \times n_c$ multiplieurs et $N n_c$ coefficients de pondération (N groupes de n_c). On peut donner l'expression générale des sommes à calculer en posant $M = N \times n_c$. Les sommes pondérées S_k^p et S_k^i sont légèrement différentes selon que M est pair ou impair :

1) M impair

20 Le filtre calcule les deux quantités suivantes :

$$S_k^p = \sum_{j=0}^{(M-1)/2} [C_{M-1-2j} \cdot I_{k-j}^i + C_{M-2-2j} \cdot I_{k-j}^p] \quad (5)$$

$$S_k^i = \sum_{j=0}^{(M-1)/2} [C_{M-1-2j} \cdot I_{k-j}^p + C_{M-2-2j} \cdot I_{k-j-1}^i] \quad (6)$$

2) M pair :

Le filtre calcule les deux quantités suivantes :

25
$$S_k^p = \sum_{j=0}^{(M-2)/2} [C_{M-1-2j} \cdot I_{k-j}^i + C_{M-2-2j} \cdot I_{k-j}^p] \quad (7)$$

$$S_k^i = \sum_{j=0}^{(M-2)/2} [C_{M-1-2j} \cdot I_{k-j}^p + C_{M-2-2j} \cdot I_{k-j-1}^i] \quad (8)$$

En prenant $M=4$, $N=4$ et $n_c=1$, on retrouve l'exemple des figures 4A pour S_k^i et 4B pour S_k^p et les relations (2) et (4).

5

Dans le mode de réalisation de la figure 4C, les multiplieurs sont représentés par des moyens recevant, d'une part, l'échantillon et, d'autre part, le coefficient multiplicatif. Dans l'application à l'étalement de spectre et des séquences d'étalement binaires les coefficients du filtre ne sont pas quelconques mais reflètent le signe des chips constituant la séquence pseudo-aléatoire. Ces coefficients sont donc égaux à +1 ou à -1. Les multiplieurs peuvent alors prendre une forme particulière puisqu'il s'agit simplement de multiplier chaque échantillon par +1 ou par -1. On peut alors faire usage de bascules et de multiplieurs d'un type particulier comme illustré sur la figure 9. On voit que chaque registre à décalage comprend des cellules B^p ou B^i avec une entrée D et une sortie directe Q, l'entrée D étant reliée à la sortie directe Q de la bascule qui précède et la sortie directe Q étant reliée à l'entrée D de la bascule qui suit. Chaque bascule comprenant en outre une sortie complémentée \bar{Q} . Des multiplexeurs MPX^p , MPX^i ont deux entrées reliées respectivement aux sorties directe Q et complémentée \bar{Q} des bascules correspondantes, et une entrée de commande recevant un signal de commande positif ou négatif. Les sorties des

25

multiplexeurs sont connectées aux additionneurs ADD^p et ADD^i .

Le schéma de la figure 9 correspond au cas où le nombre M est impair. Il y a donc une bascule de plus dans la voie impaire que dans la voie paire. Les M coefficients sont notés $C_{M-1}, C_{M-2}, \dots, C_1, C_0$. Si le nombre n_c d'échantillons par chip était différent de l'unité, ces coefficients seraient égaux par paquets de n_c .

Le filtre qui vient d'être décrit peut être utilisé avantageusement dans les récepteurs de signaux à étalement de spectre et, en particulier, dans les récepteurs à deux voies, l'une pour le traitement du signal en phase avec la porteuse et l'autre pour le traitement du signal en quadrature de phase avec ladite porteuse. Ce mode de réalisation correspond aux modulations différentielles de phase (à deux états de phase ou plus). La figure 10 montre ainsi, schématiquement, un tel récepteur. Tel que représenté, il comprend :

- dans la voie I, deux convertisseurs analogique-numérique $CAN(I)^p$, $CAN(I)^i$ commandés à la fréquence $n_c F_c/2$ et décalés de $\tau = 1/n_c F_c$ comme décrit à propos de la figure 5, et un filtre numérique $F(I)$ à architecture parallèle tel que décrit plus haut ;
- dans la voie Q, les moyens sont similaires, à savoir deux convertisseurs analogique-numérique $CAN(Q)^p$, $CAN(Q)^i$, un filtre numérique à architecture parallèle $F(Q)$ délivrant les signaux de filtrage pair $S(Q)^p_k$ et impair $S(Q)^i_k$.

Dans la variante illustrée, on utilise directement les signaux de filtrage pair $S(I)_k^p$ et impair $S(Q)_k^i$ délivrés par les deux additionneurs pair et impair du filtre, sans recombinaison de ces signaux en un signal unique. La figure 11 permet de préciser cette question :

- dans la voie I, le filtre $F(I)$ comprend deux additionneurs $ADD(I)^i$ et $ADD(I)^p$ délivrant les sommes pondérées $S(I)_k^i$ et $S(I)_k^p$;
- dans la voie Q, le filtre $F(Q)$ comprend deux additionneurs $ADD(Q)^i$ et $ADD(Q)^p$ délivrant les sommes pondérées $S(Q)_k^i$ et $S(Q)_k^p$.

Revenant à la figure 10, le récepteur comprend encore deux circuits de démodulation différentielle DD(I), DD(Q), le premier recevant les premières sommes pondérées (paires), soit $S(I)_k^p$ et $S(Q)_k^p$ et le second les secondes sommes pondérées (impaires), soit $S(I)_k^i$ et $S(Q)_k^i$. Chacun de ces circuits délivre des signaux DOT et CROSS, à savoir des premiers signaux DOT^p et $CROSS^p$ pour le premier et des seconds signaux DOT^i et $CROSS^i$ pour le second. On rappelle qu'un signal DOT est égal à $I_k I_{k-1} + Q_k Q_{k-1}$ et un signal CROSS à $Q_k I_{k-1} - I_k Q_{k-1}$ si I_k et Q_k désignent les signaux de rang k issus des voies I et Q.

Le récepteur comprend encore un circuit $\ln f/H$ qui reçoit les divers signaux DOT et CROSS et délivre des premiers et seconds signaux d'information S_{mf}^p et S_{mf}^i , un signal de parité Sp/i et un signal d'horloge SH déterminé à partir des pics de corrélation.

Le récepteur comprend enfin un circuit de décision D qui reçoit les premiers et seconds signaux d'information S_{inf}^p , S_{inf}^i , le signal de parité Sp/i , qui permet de les distinguer et le signal d'horloge SH qui
5 permet de restituer l'information. Ces derniers circuits sont semblables à ceux des récepteurs classiques si ce n'est qu'ils distinguent les pics des premiers et seconds signaux DOT et CROSS, grâce au signal de parité Sp/i .

REVENDICATIONS

1. Filtre numérique comprenant des moyens pour calculer une somme de M échantillons pondérés par M coefficients, ce filtre étant caractérisé en ce qu'il présente une architecture parallèle avec p voies en parallèle (p entier au moins égal à 2), chaque voie comprenant des moyens de mémorisation de 1 échantillon sur p et des moyens aptes à calculer une somme pondérée des M échantillons mémorisés dans les p voies, pondérés par M coefficients appropriés, chaque voie délivrant ainsi une somme pondérée.

2. Filtre numérique selon la revendication 1, comprenant une entrée recevant les échantillons et des moyens (CAN^i, CAN^p, H, τ) pour adresser 1 échantillon sur p à chaque voie.

3. Filtre selon la revendication 1, comprenant en outre, des moyens (DPX) pour prélever alternativement, à chaque période d'échantillonnage, les sommes pondérées (S_k^i, S_k^p) délivrées respectivement par lesdites voies.

4. Filtre numérique selon la revendication 1, dans lequel le nombre p de voies est égal à 2, le filtre comprenant alors une première voie avec des premiers moyens (R^p) de mémorisation des échantillons de rang pair $(I_k^p, I_{k-1}^p, \dots)$ et une deuxième voie avec des seconds moyens (R^i) de mémorisation des échantillons de rang impair $(I_k^i, I_{k-1}^i, \dots)$, chaque voie comprenant en outre

respectivement des premiers ($M_0^p, M_1^p, \dots, ADD^p$) et des seconds ($M_0^i, M_1^i, \dots, ADD^i$) moyens pour calculer respectivement des sommes pondérées respectivement paire (S_k^p) et impaire (S_k^i).

5

5. Filtre selon la revendication 4, dans lequel les premiers et seconds moyens pour calculer les sommes pondérées paire et impaire comprennent chacun des multiplieurs ($M_1^p, M_3^p, \dots, M_0^i, M_2^i, \dots$) recevant chacun un
 10 échantillon ($I_{k-1}^p, I_k^p, \dots, I_{k-1}^i, I_k^i, \dots$) et un coefficient de pondération (C_1, C_3, C_0, C_2) (C_0, C_2, C_1, C_3), et un additionneur (ADD^i, ADD^p) relié aux multiplieurs.

6. Filtre selon la revendication 4, dans lequel
 15 les premiers et seconds moyens de mémorisation comprennent chacun, respectivement, un premier (R^p) et un second (R^i) registre à décalage.

7. Filtre selon la revendication 6, dans lequel
 20 chaque registre à décalage (R^p, R^i) comprend des cellules (B^p) (B^i) constituées chacune d'une bascule avec une entrée (D) et une sortie directe (Q), l'entrée d'une bascule étant reliée à la sortie directe (Q) de la bascule qui précède et la sortie directe (Q) d'une
 25 bascule étant reliée à l'entrée de la bascule qui suit, chaque bascule comprenant en outre une sortie complémentée (\bar{Q}), les multiplieurs étant alors des multiplexeurs (MPX^p) (MPX^i) à deux entrées reliées respectivement aux sorties directe (Q) et complémentée
 30 (\bar{Q}) des bascules, chaque multiplieur comprenant en

outre une entrée de commande recevant un signal de commande positif ou négatif (C_0, C_1, \dots, C_{M-1}) et une sortie, laquelle se trouve reliée soit à l'une des entrées, soit à l'autre, selon le signe du signal de commande.

5

8. Récepteur pour signaux à étalement de spectre par séquence directe comprenant :

- au moins un convertisseur analogique-numérique (CAN(I), CAN(Q)) recevant un signal à étalement de spectre et délivrant des échantillons numériques de ce signal,
- au moins un filtre numérique (F(I), F(Q)) ayant des coefficients (C_j) adaptés à la séquence d'étalement de spectre, ce filtre recevant les échantillons délivrés par le convertisseur numérique-analogique et délivrant un signal filtré,
- des moyens (DD, Inf/H, D) de traitement du signal filtré aptes à restituer des données transmises (d),

20

ce récepteur étant caractérisé en ce que le filtre numérique (F(I), F(Q)) est un filtre à architecture parallèle conforme à l'une quelconque des revendications 1 à 7.

25

9. Récepteur selon la revendication 8, comprenant une première et une seconde voies en parallèle, la première (I) pour le traitement d'un signal en phase avec une porteuse et la seconde (Q) pour le traitement d'un signal en quadrature de phase avec ladite porteuse, chaque voie comprenant ledit filtre numérique (F(I), F(Q)) à architecture parallèle avec, pour la

30

première voie (I), notamment, un premier et un second additionneurs ($ADD(I)^p, ADD(I)^i$) délivrant des première et seconde sommes pondérées ($S(I)_k^p, S(I)_k^i$) et, pour la seconde voie (Q), notamment, un premier et un second additionneurs ($ADD(Q)^p, ADD(Q)^i$) délivrant des première et
 5 seconde sommes pondérées ($S(Q)_k^p, S(Q)_k^i$).

10. Récepteur selon la revendication 9, dans lequel les moyens de traitement comprennent, dans la
 10 première voie (I), un premier circuit de démodulation différentielle ($DD(I)$) et, dans la seconde voie (Q), un second circuit de démodulation différentielle ($DD(Q)$), le premier circuit de démodulation différentielle ($DD(I)$) recevant les premières sommes pondérées
 15 ($S(I)_k^p, S(Q)_k^p$) délivrées par les filtres ($F(I), F(Q)$) de la première et de la seconde voie (I), (Q) et délivrant deux premiers signaux DOT et CROSS ($DOT^p, CROSS^p$), le second circuit de démodulation différentielle ($DD(Q)$) recevant les secondes sommes pondérées ($S(I)_k^i$) et ($S(Q)_k^i$)
 20 délivrées par les filtres ($F(I), F(Q)$) de la première et de la seconde voies (I, Q) et délivrant deux seconds signaux DOT et CROSS ($DOT^i, CROSS^i$).

11. Récepteur selon la revendication 10, dans
 25 lequel les moyens de traitement comprennent en outre un circuit d'information et d'horloge (Inf/H) recevant les signaux ($DOT^p, CROSS^p$) ($DOT^i, CROSS^i$) délivrés par le premier et le second circuits de démodulation différentielle ($DD(I), DD(Q)$) et délivrant deux signaux

d'information pair et impair (S_{inf}^p, S_{inf}^i), un signal d'horloge (SH) et un signal de parité (Sp/i).

1/8

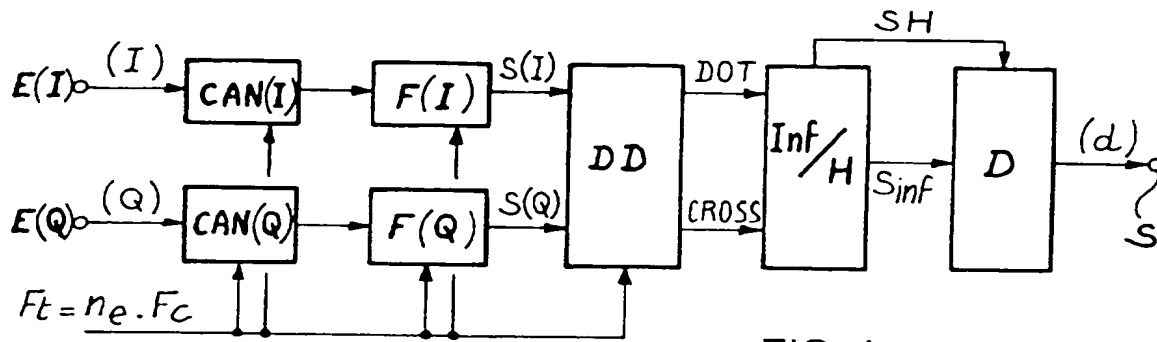


FIG. 1

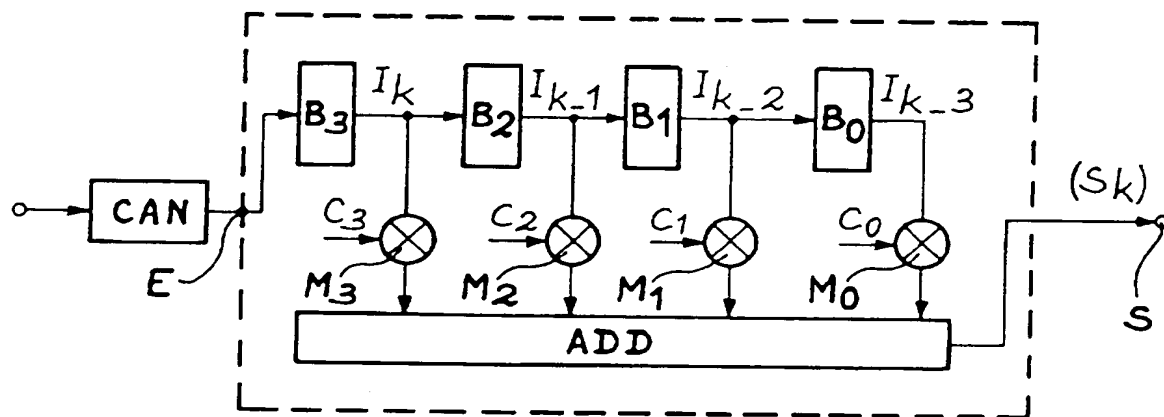


FIG. 2

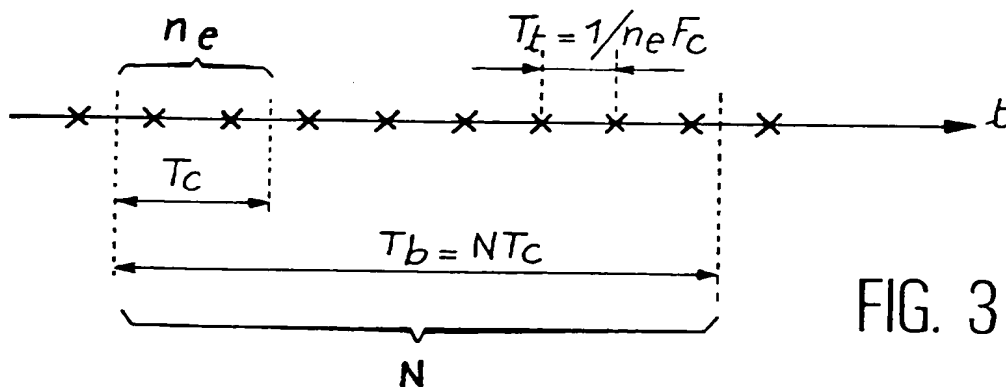
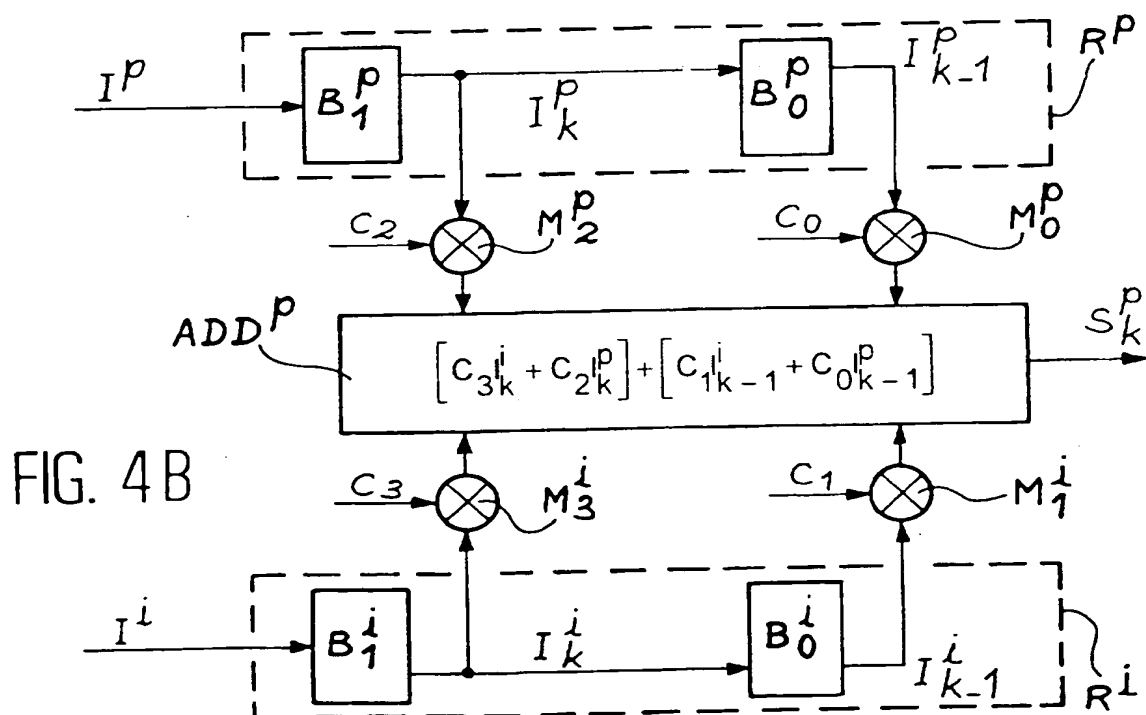
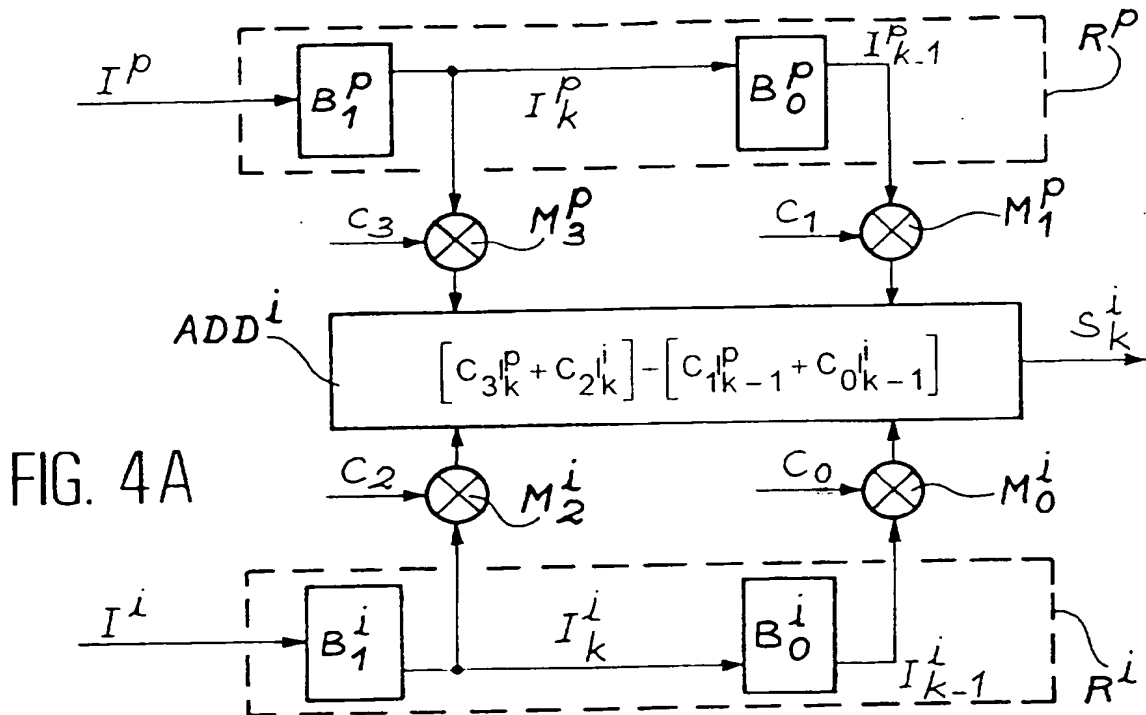


FIG. 3

2/8



3 / 8

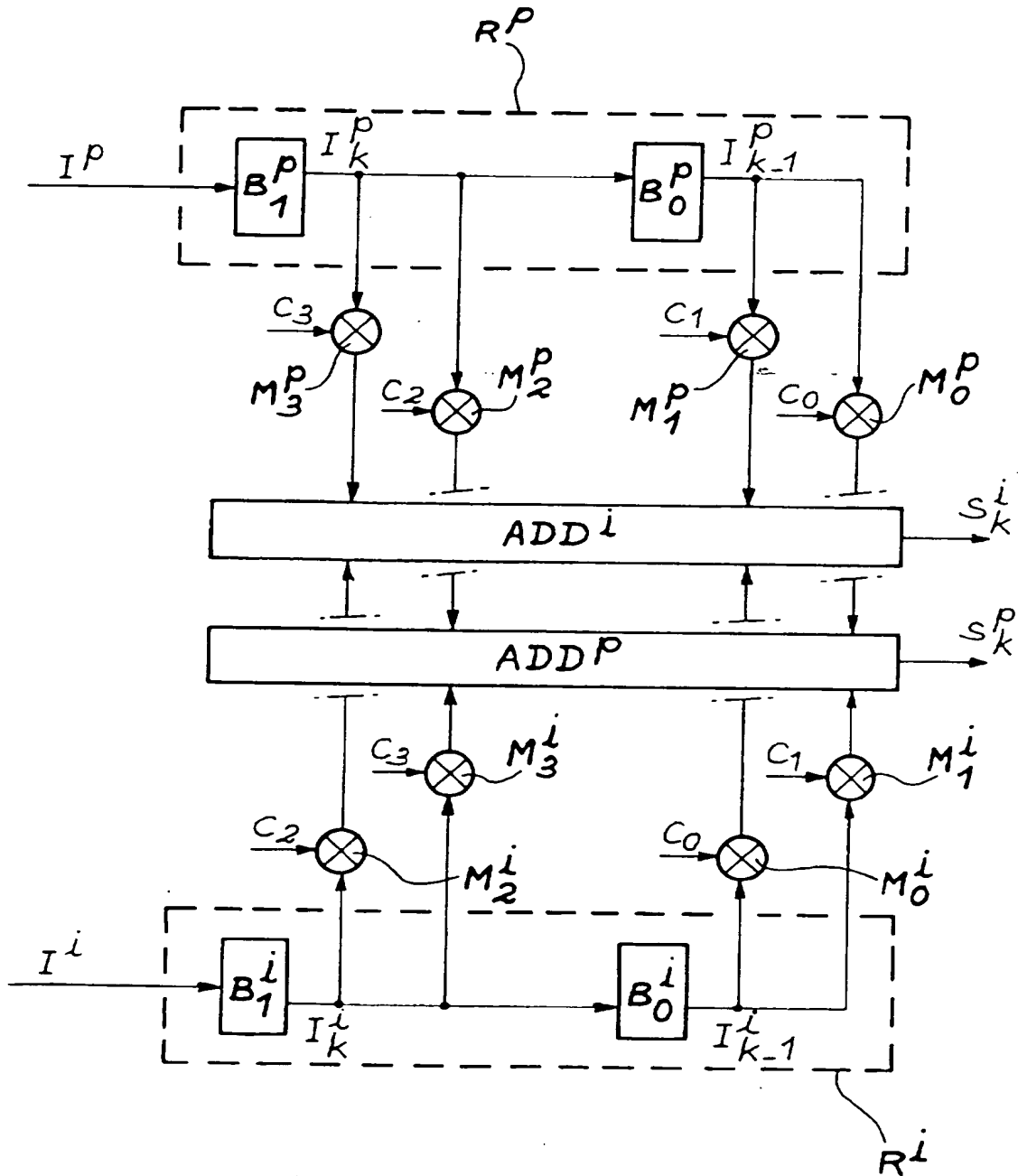


FIG. 4C

4/8

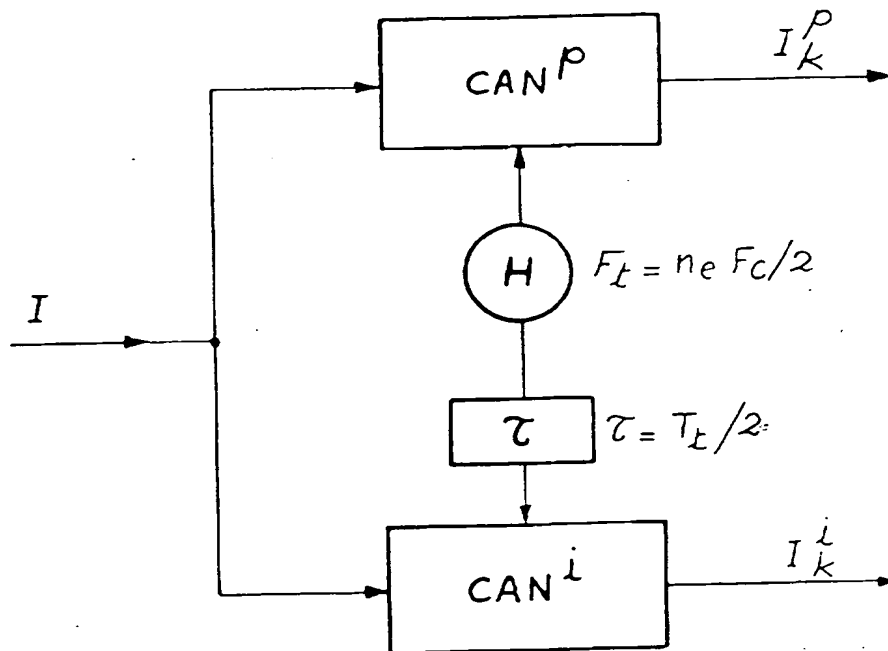


FIG. 5

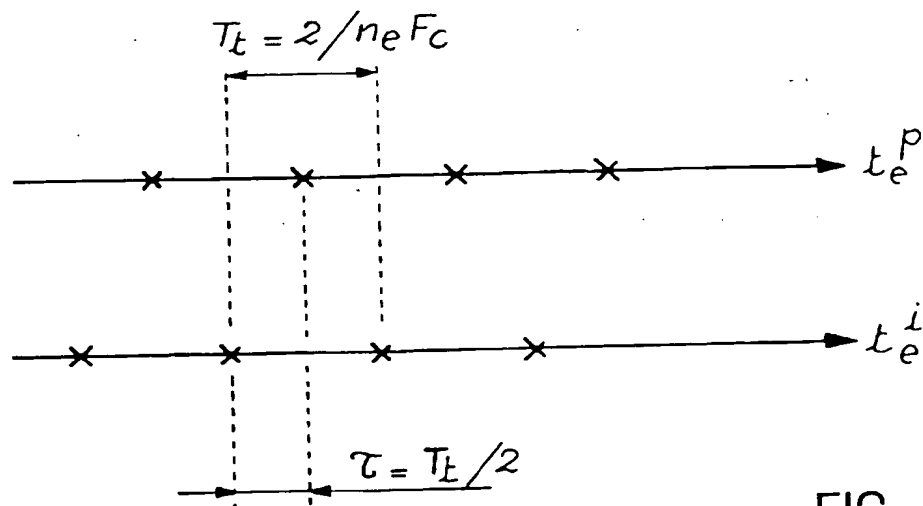


FIG. 6

5/8

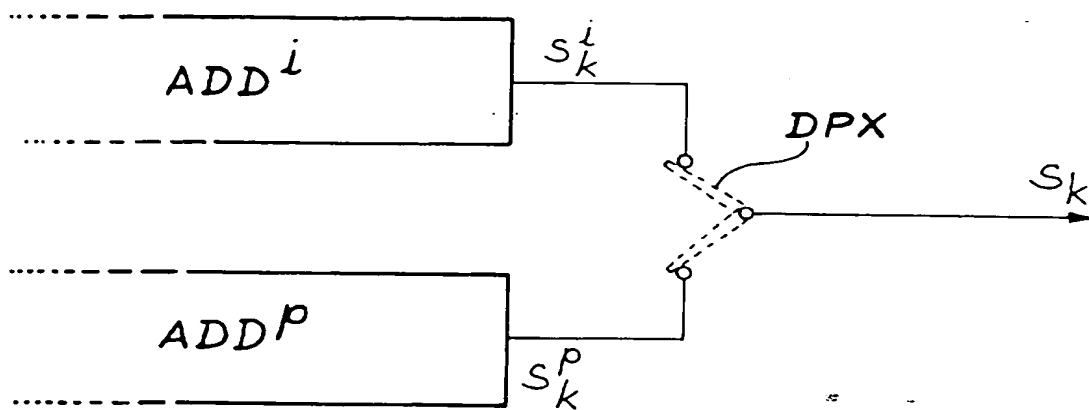


FIG. 7

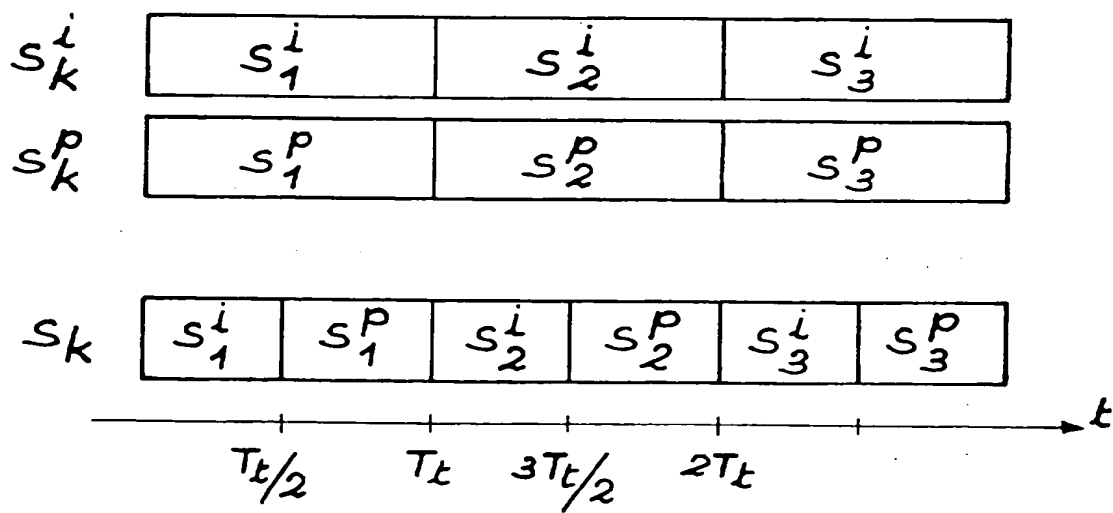


FIG. 8

6/8

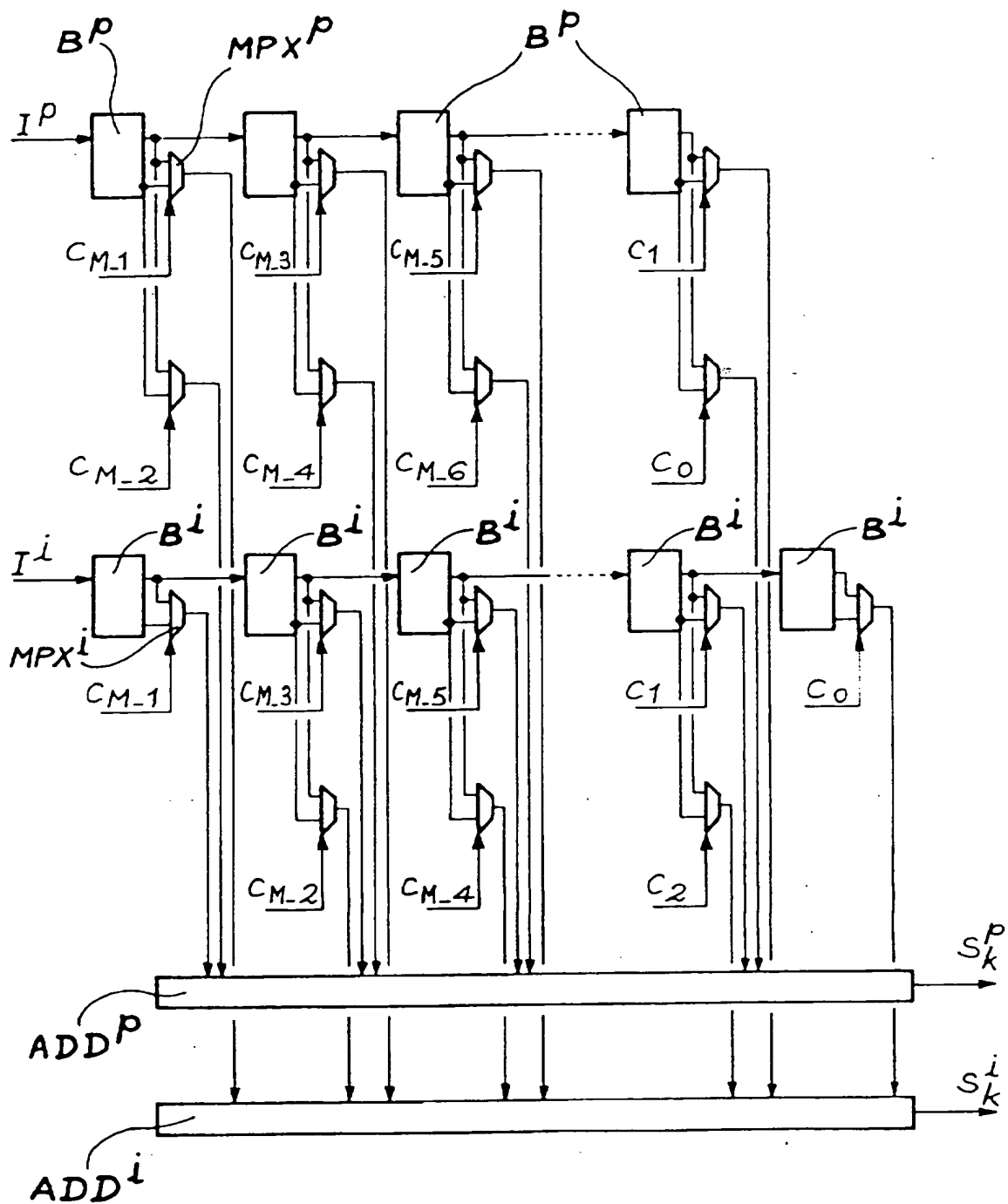


FIG. 9

7 / 8

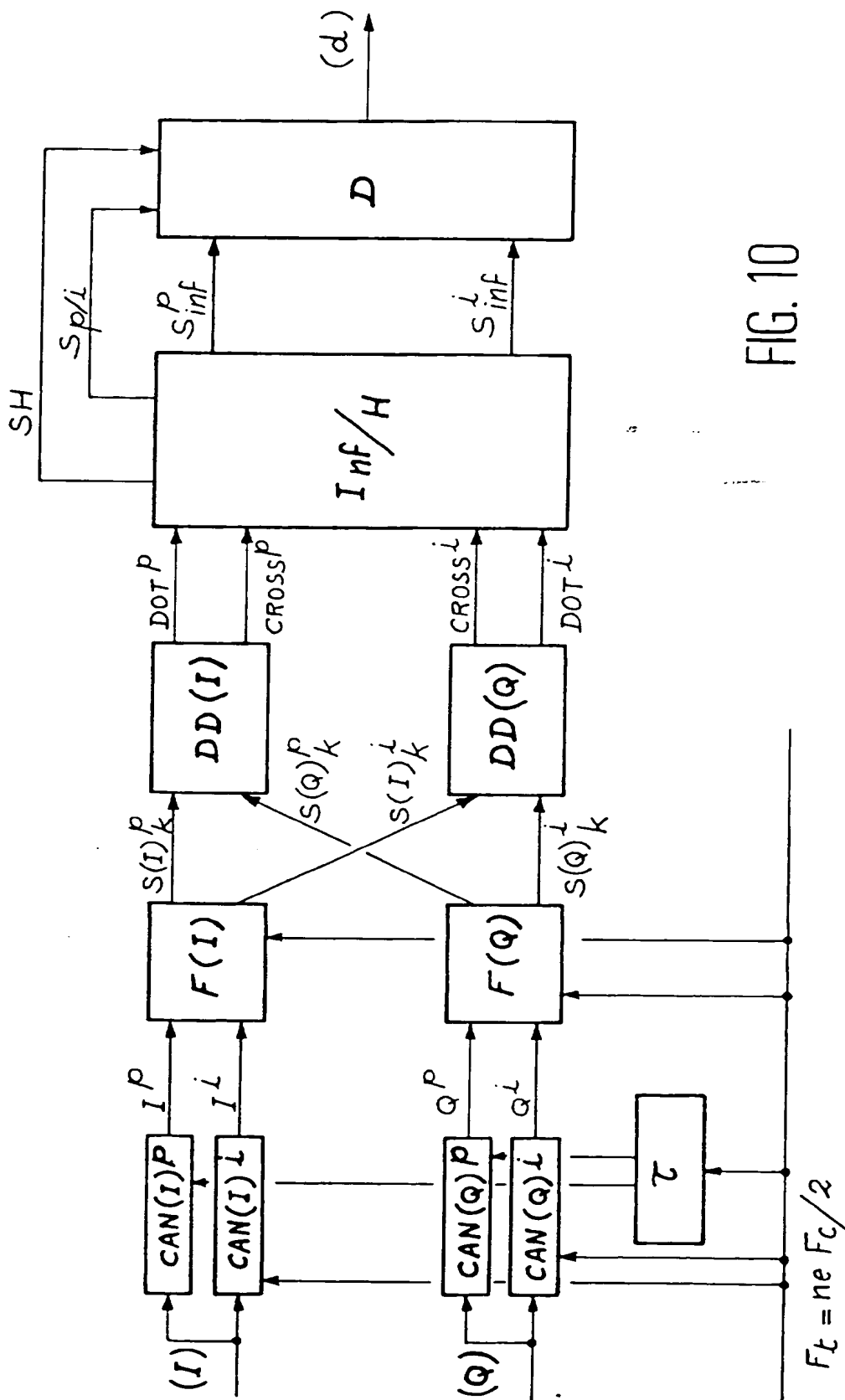


FIG. 10

8 / 8

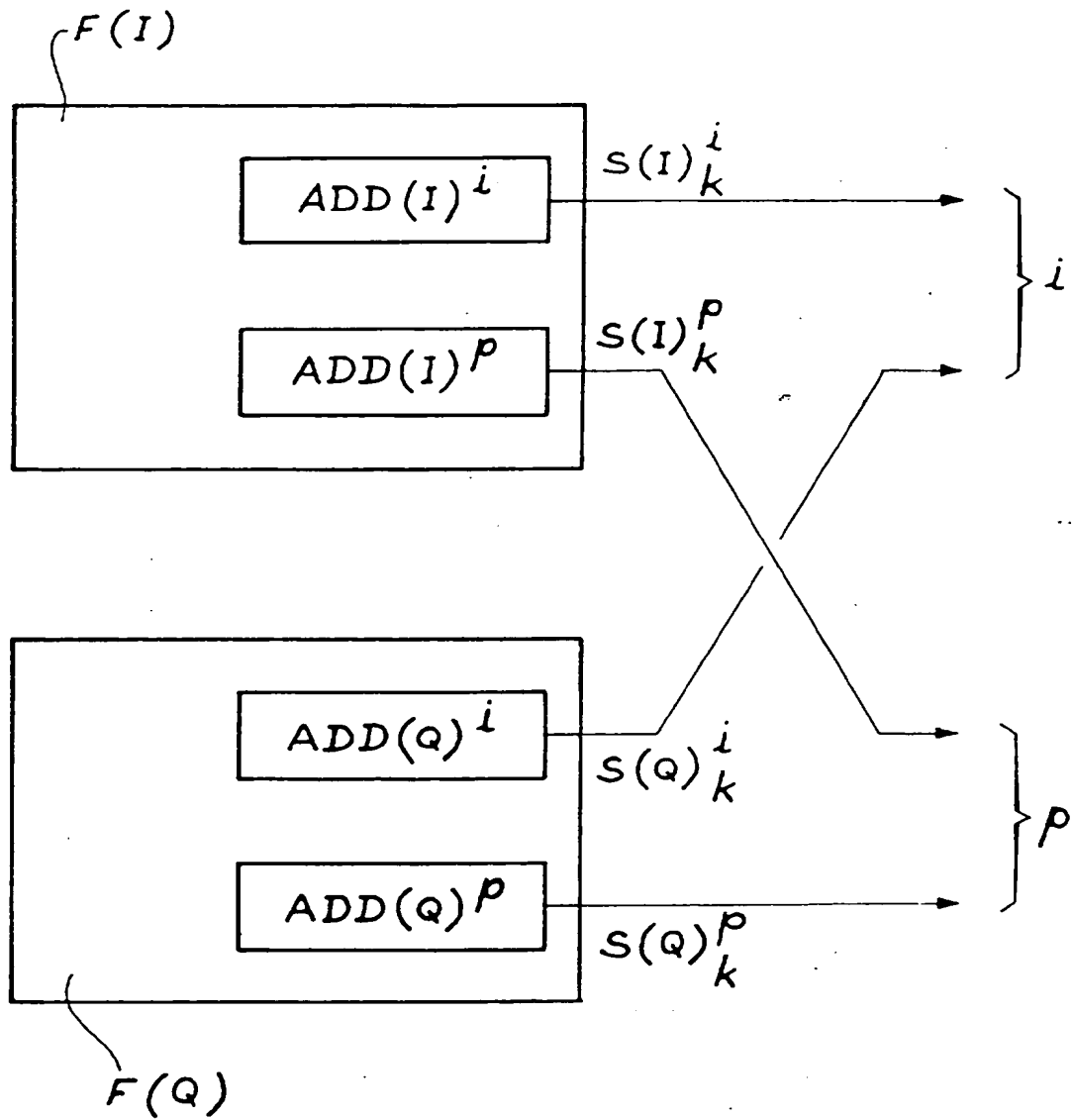


FIG. 11

